

⑫ 公開特許公報(A)

平3-24767

⑤Int.Cl.⁵

識別記号

庁内整理番号

⑬公開 平成3年(1991)2月1日

H 01 L 29/91
29/48

F

7638-5F
7638-5F

H 01 L 29/91

C

審査請求 未請求 請求項の数 1 (全5頁)

⑭発明の名称 半導体整流装置

⑯特 願 平1-160312

⑰出 願 平1(1989)6月22日

⑱発 明 者 秋 山 義 人 愛知県刈谷市豊田町2丁目1番地 株式会社豊田自動織機
製作所内⑲発 明 者 河 内 浩 康 愛知県刈谷市豊田町2丁目1番地 株式会社豊田自動織機
製作所内⑳発 明 者 吉 田 稔 彦 愛知県刈谷市豊田町2丁目1番地 株式会社豊田自動織機
製作所内㉑出 願 人 株式会社豊田自動織機 愛知県刈谷市豊田町2丁目1番地
製作所

㉒代 理 人 弁理士 大 菅 義 之

明 細 書

1. 発明の名称

半 導 体 整 流 装 置

2. 特許請求の範囲

n型半導体領域と、

該n型半導体領域上に形成された低不純物濃度のn⁻型半導体領域と、該n⁻型半導体領域の表面領域に所定間隔で断続的に形成された低不純物濃度のp⁻型半導体領域と、該p⁻型半導体領域上及び該p⁻型半導体領域間に露呈した前記n⁻型半導体領域上に、該p⁻型半導体領域とはオーミック接触し、かつ該n⁻型半導体領域とはショットキー接触するように形成された金属電極とを有し、前記p⁻型半導体領域間の幅は逆バイアス印加時にその両側から延びる空乏層が互いに届く距離以下とし、かつ前記p⁻型半導体領域の個々の幅は前記p⁻型半導体領域間の幅と等しいかほぼ等

しくなるようにしたことを特徴とする半導体整流装置。

3. 発明の詳細な説明

(概 要)

本発明は半導体整流装置に関し、逆回復時の電流の傾きを緩やかに保ったまま、逆回復時間を短くして高速化を可能にするために、n型半導体領域上に設けられたn⁻型半導体領域の表面領域に、所定間隔で所定幅のp⁻型半導体領域を断続的に形成することで、アノード側においてpn接合部分とショットキー接合部分とが交互に配設されるようにしたものである。

(産業上の利用分野)

本発明は、半導体整流装置に係り、特にp型とn型の半導体領域の間に低不純物濃度の半導体領域を介在させた、いわゆるpinダイオードの改良に関する。

(従来技術)

従来のpin構造を有する半導体整流装置の断面構成を第4図に示す。

同図において、不純物濃度 $5 \times 10^{18} \text{cm}^{-3}$ 程度の n 型半導体基板 1 の上には、エピタキシャル成長により不純物濃度 $1 \times 10^{14} \text{cm}^{-3}$ 程度の低不純物濃度の n^- 型半導体領域 (1 領域) 2 が厚さ $40 \mu\text{m}$ 程度に堆積され、その表面領域には、不純物拡散により表面の不純物濃度 $2 \times 10^{14} \text{cm}^{-3}$ 程度の p^- 型半導体領域 3 が深さ $5 \sim 6 \mu\text{m}$ 程度に形成されている。そして、この p^- 型半導体領域 3 の上には、Al 等でできた金属電極 4 が真空蒸着等により被着形成されている。

このような構成からなるダイオードに順バイアスが印加されている状態から逆バイアスに切り換わると、一般には、例えば第 5 図に示すような電流波形が得られる。すなわち、先ず順電流 I_F が急激に減少していき、その後、電流ゼロを経て逆電流が流れ始める。次に、逆電流の最大値 I_{RS} に達した後、逆電流は減少し始め、最終的に電流ゼロに落ち着く。同図において、 t_{rr} は、逆電流が流れ始めてから最大値 I_{RS} を経て、その 10% まで回復するのに要する時間 (以下、逆回復時間と

称す) であり、 dI/dt_2 は、逆電流が最大値 I_{RS} からゼロまで回復する時の電流の傾きである。(発明が解決しようとする課題)

半導体整流装置では、一般に高周波化の要望があり、そのためには逆回復時間 t_{rr} を短くする必要がある。そのための方法としては、従来から、例えば Au や Pt 等の重金属を拡散したり、電子線やプロトンを照射したりすることにより、キャリアのライフタイムをコントロールする手法が知られている。ところが、このようなライフタイムコントロールを行うと、順電圧 V_F が高くなり、しかもリーク電流も大きくなるという問題がある。

そこで、ライフタイムコントロールを行わずに高速化を可能にするため、第 4 図における p^- 型半導体領域 3 の不純物濃度を低下させて、 n^- 型半導体領域 2 への正孔の注入を減少させることにより、逆回復時間 t_{rr} を短くしようとする試みがなされている。

ところが、このようにして逆回復時間 t_{rr} を短くしようとすると、逆回復時の電流の傾き dI/dt_2

がどうしても大きくなってしまいうことが経験的に確認された。 dI/dt_2 が大きくなると、この半導体整流装置を組み込んだ回路内に存在するインダクタンス成分 L により、 $-L dI/dt_2$ なる大きな起電力が生じ、これがスパイクノイズの発生や素子の破壊等の原因になってしまう。

本発明は、上記従来の問題点に鑑みてなされたものであり、その目的は、逆回復時の電流の傾き dI/dt_2 を緩やかに保ったまま、逆回復時間 t_{rr} を短くして高速化を実現することのできる半導体整流装置を提供することにある。

(課題を解決するための手段)

本発明の半導体整流装置は、 n 型半導体領域と、該 n 型半導体領域上に形成された低不純物濃度の n^- 型半導体領域と、該 n^- 型半導体領域の表面領域に所定間隔で断続的に形成された低不純物濃度の p^- 型半導体領域と、該 p^- 型半導体領域上及び該 p^- 型半導体領域間に露呈した前記 n^- 型半導体領域上に、該 p^- 型半導体領域とはオーミック接触し、かつ該 n^- 型半導体領域とはショッ

トキー接触するように形成された金属電極とを有し、前記 p^- 型半導体領域間の幅は逆バイアス印加時にその両側から延びる空乏層が互いに届く距離以下とし、かつ前記 p^- 型半導体領域の個々の幅は前記 p^- 型半導体領域間の幅と等しいかほぼ等しくなるようにしたことを特徴とする。

(作 用)

上記構成によれば、第 1 に、アノード側の p^- 型半導体領域が断続的に形成されているので、従来のように連続的に形成されているもの (第 4 図参照) と比較して、平均的な不純物濃度は変えずに、アノード全体の不純物総量を減少させることが可能になる。第 2 に、アノード側は、断続的に形成された $p-n$ 接合部分の間にショットキー接合部分を介在させた構成となるので、全体的に見れば、逆回復時間 t_{rr} の小さなショットキーダイオードが $p-n$ 接合ダイオードの間に組み込まれた構成となる。以上の点から、本発明の半導体整流装置は、逆回復時間 t_{rr} が短くて高速化が可能になり、しかも p^- 型半導体領域の不純物濃度をあま

り下げる必要がなりことから逆回復時の電流の傾き di/dt_2 は緩やかに保たれる。そして、これらの特性は、上記のように p^- 型半導体領域の個々の幅が p^- 型半導体領域間の幅と等しいかほぼ等しくなるようにした場合に良好であることが実験により確認された。

また、 p^- 型半導体領域間の幅は、逆バイアス印加時に p^- 型半導体領域の両側から延びる空乏層が互いに届くことのできる距離以下としてあるので、ショットキーダイオード部分が存在しているにもかかわらず、十分な逆耐圧が得られる。

(実施例)

以下、本発明の実施例について、図面を参照しながら説明する。

第1図は本発明の一実施例の半導体整流装置の断面図であり、第2図はそのA-A線に沿った不純物プロファイルを示す図である。

第1図において、不純物濃度 $5 \times 10^{18} \text{cm}^{-3}$ 程度の n 型半導体基板11上に、不純物濃度 $1 \times 10^{16} \text{cm}^{-3}$ 程度の低不純物濃度の n^- 型半導体領域

る。ここで、A2の表面電極16は、 p^- 型半導体領域13との間でオーミック接触し、かつ n^- 型半導体領域13との間でショットキー接触している。一方、 n 型半導体基板11の裏面には、この裏面側から順にCr(クロム)、Ni(ニッケル)、Au(金)を積層してなる3層構造の裏面電極17が形成されている。

上記構成からなる本実施例の半導体整流装置では、アノード側において p^- 型半導体領域13を断続的に配置させたことにより、 $p-n$ 接合ダイオードの間に、逆回復時間 t_{rr} の小さなショットキーダイオードを介在させた構成となっている。よって、逆回復時間 t_{rr} を短縮できて高速化が可能になり、しかも p^- 型半導体領域13の不純物濃度をあまり下げずにアノード全体の不純物総量を下げることができることから、逆回復時の電流の傾き di/dt_2 を緩やかに保ったまま逆回復時間 t_{rr} を短縮できる。そして、これらの特性は、上記のように p^- 型半導体領域13の個々の幅 w_1 と p^- 型半導体領域13間の幅 w_2 とを等しく設

(領域)12がエピタキシャル成長により厚さ $40 \mu\text{m}$ 程度に堆積されている。そして、 n^- 型半導体領域12の表面領域には、個々の幅 $w_1 = 20 \mu\text{m}$ 程度で深さ $d = 5 \mu\text{m}$ 程度の p^- 型半導体領域13が所定の幅 $w_2 = 20 \mu\text{m}$ 程度を隔てて断続的に形成されている。この p^- 型半導体領域13は、例えば、B(ボロン)等をドーズ量 $5 \times 10^{12} \text{cm}^{-2}$ 程度でイオン注入し、これを深さ $5 \mu\text{m}$ 程度まで拡散することにより、その表面での不純物濃度が $1 \times 10^{16} \text{cm}^{-3}$ 程度となるように形成されている。また、 n^- 型半導体領域12の表面領域には、 p^- 型半導体領域13の全体を取り囲むように、複数のフィールドリミティングリング14が上記 p^- 型半導体領域13の形成工程と同時工程により形成されている。

更に、フィールドリミティングリング14上は酸化膜15で覆われており、また、 p^- 型半導体領域13上と、その間に露呈した n^- 型半導体領域12上には、A2(アルミニウム)でできた表面電極16が真空蒸着等により被着形成されてい

定したことにより、極めて良好となることが実験的に確認された。この実験で得られた逆バイアス印加時の電流波形(実線)を、第4図に示した従来の半導体整流装置から得られた電流波形(破線)と比較して、第3図に示す。同図から明らかなように、逆回復時間 t_{rr} が従来のものでは 350ns 程度であるのに対し本実施例では 290ns と短く、また、電流の傾き di/dt_2 も従来のものが $66.7 \text{A}/\mu\text{s}$ であるのに対し本実施例では $28.3 \text{A}/\mu\text{s}$ と緩やかになる。

また、本実施例では、 p^- 型半導体領域13間の幅 w_2 を $20 \mu\text{m}$ に設定してあり、この距離は、逆バイアス印加時に隣合った p^- 型半導体領域13から延びてくる空乏層が互いに届くことのできる距離以下である。よって、ショットキーダイオード部分が存在しているにもかかわらず、十分な逆耐圧が得られる。しかも、表面電極16をA2で形成し、周辺領域にフィールドリミティングリング14を設けたことにより、 548V という非常に大きな逆耐圧を得ることができた。更に、シ

ショットキーダイオード部分が存在することにより、 165 A/cm^2 の大電流密度において 1.02 V という小さな順電圧が得られることもわかった。

なお、上記実施例では、 p^- 型半導体領域13の幅 w_1 とそれらの間の幅 w_2 とを等しく設定したが、必ずしも全く等しい必要はなく、例えば $w_1 = 18\text{ }\mu\text{m}$ 、 $w_2 = 2.2\text{ }\mu\text{m}$ のように $w_1 / (w_1 + w_2)$ が $0.4 \sim 0.5$ となるような範囲内でほぼ等しく設定してあれば十分である。

また、 p^- 型半導体領域13の表面の不純物濃度も、上述した $1 \times 10^{16}\text{ cm}^{-3}$ に限定されることはないが、 $5 \times 10^{13} \sim 1 \times 10^{17}\text{ cm}^{-3}$ の範囲内に設定されることが望ましい。

(発明の効果)

本発明によれば、逆回復時間 t_{rr} を短縮して高速化を可能にすると共に、この逆回復時間 t_{rr} とはトレードオフ関係にある電流の傾き di/dt_2 を緩やかに保つことができるようになり、しかも十分な逆耐圧を得ることができる。

4. 図面の簡単な説明

第1図は本発明の一実施例の半導体整流装置の断面図、

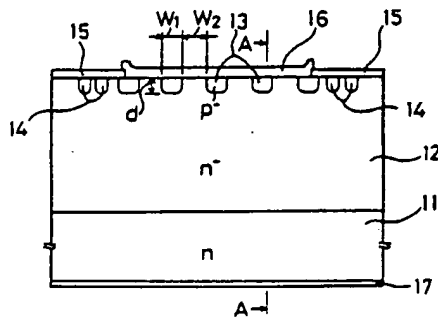
第2図は第1図のA-A線に沿った不純物プロファイルを示す図、

第3図は逆回復時の電流波形を上記実施例と従来例とで比較して示す図、

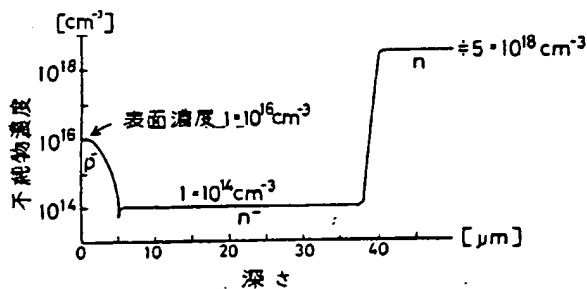
第4図は従来の半導体整流装置の断面図、

第5図は半導体整流装置における逆回復時の一般的な電流波形を示す図である。

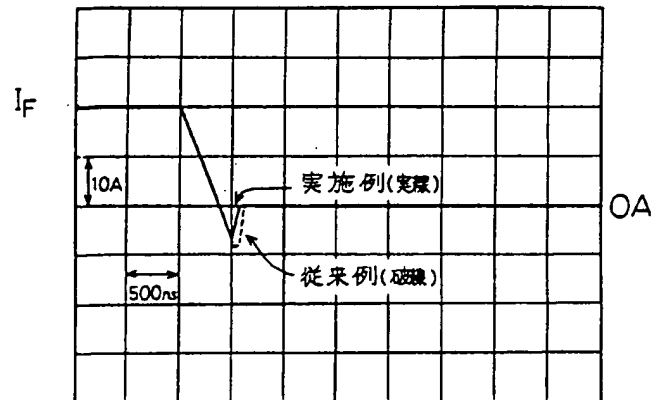
- 11・・・n型半導体基板、
- 12・・・ n^- 型半導体領域、
- 13・・・ p^- 型半導体領域、
- 14・・・フィールドリミテイングリング、
- 15・・・酸化膜、
- 16・・・表面電極、
- 17・・・裏面電極。



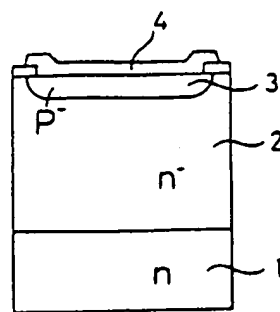
第1図



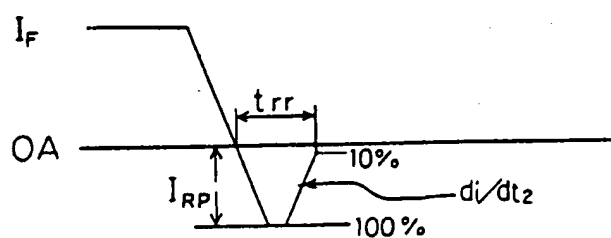
第2図



第3図



第 4 図



第 5 図